

# MN6127A

## 1チップ全二重通信モデム CMOS LSI One-Chip Duplex MODEM CMOS LSI

### ■ 概要

MN6127は、無線通信回線を用いて1200BPSのデータ伝送を行なうことができる1チップ全二重通信モデム CMOS LSIです。

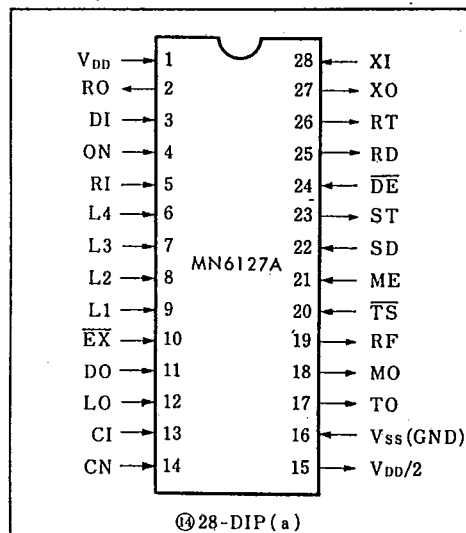
### ■ Description

The MN6127A is a 1200BPS duplex MODEM for wireless data communication.

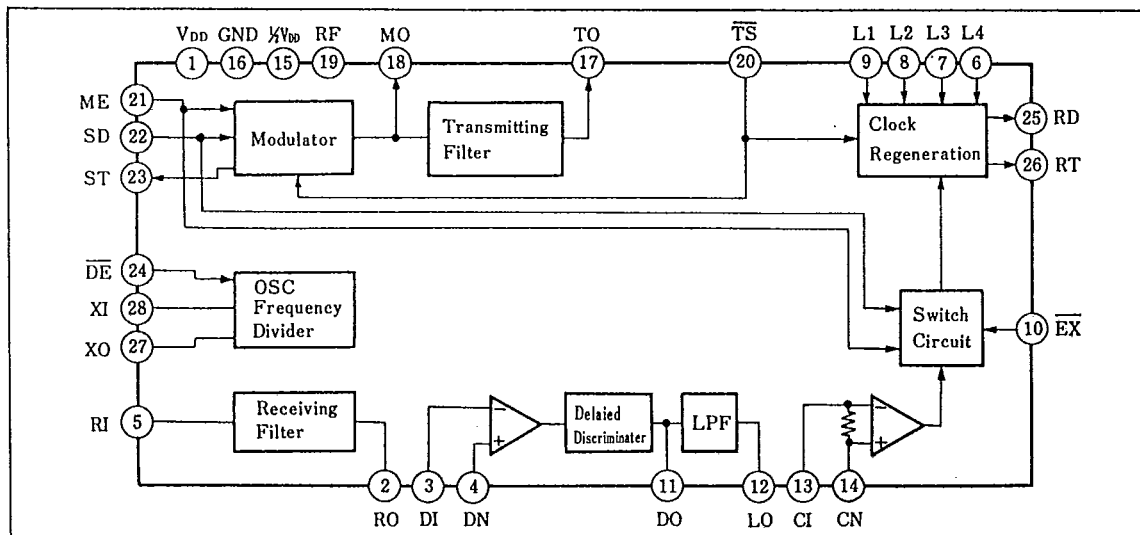
### ■ 特徴

- 帯域制限、非線形伝送路に強いMSK方式
- クロック周波数の変更のみで伝送速度の変更が可能
- 送信フィルタ、受信フィルタはスイッチトキャパシタフィルタ方式で内蔵
- 水晶発振回路を内蔵し、少ない外付部品で構成が可能
- クロック再生の引込み特性は広範囲に可変
- 論理入出力部 TTL、CMOS 両対応
- CMOS プロセスにより低消費電力 + 5V 単一電源

### ■ 端子配置図/Pin Assignment



### ■ ブロック図/Block Diagram



その他

MN6127A

T-75-33-05

■ 絶対最大定格/Absolute Maximum Ratings (Ta=25°C)

Item	Symbol	Ratings	Unit
電源電圧	V <sub>DD</sub>	-0.3~+7.0	V
入力電圧	V <sub>IN</sub>	-0.3~+V <sub>DD</sub> +0.3	V
許容損失	P <sub>D</sub>	500	mW
動作周囲温度	T <sub>opr</sub>	-20~+70	°C
保存温度	T <sub>stg</sub>	-55~+100	°C

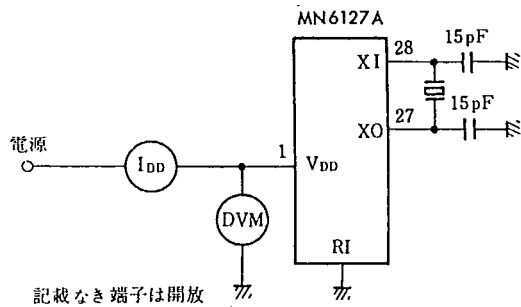
■ 電気的特性/Electrical Characteristics (Ta=25°C, V<sub>DD</sub>=5V±5%)

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電圧	V <sub>DD</sub>		4.75	5.0	5.25	V
電源電流 <sup>#1)</sup>	I <sub>DD</sub>	fosc=3.6864MHz		5	10	mA
入力端子1 <sup>#2)</sup> (EX, TS, ME, SD, DE, L1, L2, L3, L4)						
入力電圧ハイレベル	V <sub>IH1</sub>		2.4		V <sub>DD</sub>	V
入力電圧ローレベル	V <sub>IL1</sub>		0		0.8	V
入力リーク電流	I <sub>L1</sub>	V <sub>IL1</sub> =5V			10	μA
入力電流	I <sub>I1</sub>	V <sub>IH1</sub> =0V	-5.5		-11	μA
プルアップ抵抗	R <sub>IH1</sub>		450		800	kΩ
入力端子2 (XI)						
入力電圧ハイレベル	V <sub>IH2</sub>		4.5			V
入力電圧ローレベル	I <sub>L12</sub>				0.5	V
入力リーク電流	I <sub>L13</sub>	V <sub>IH2</sub> =5V	2.5		20	μA
入力電流	I <sub>I2</sub>	V <sub>IL2</sub> =0V	-2.5		-20	μA
入力周波数	f <sub>IN2</sub>				3.6864	MHz
入力端子3 <sup>#3)</sup> (CI, CN)						
入力リーク電流	I <sub>IH3</sub>				10	μA
入力電流	I <sub>IL3</sub>		13		55	μA
内蔵抵抗値	R <sub>C</sub>		60	100	140	kΩ
入力端子4 <sup>#4)</sup> (DI, DN)						
入力リーク電流	I <sub>L14</sub>	V <sub>IH</sub> =5V			10	μA
入力電流	I <sub>IL4</sub>	V <sub>IL</sub> =0V			-10	μA
入力端子5 <sup>#5)</sup> (RI)						
入力抵抗	R <sub>RS</sub>		65	100	140	kΩ
入力電圧	V <sub>S</sub>	正弦波	0.15	0.3	1.8	V <sub>rms</sub>
出力端子1 (RD, ST, RT)						
出力電圧ハイレベル	V <sub>OH1</sub>	I <sub>OH1</sub> =120μA	4			V
出力電圧ハイレベル	V <sub>OH1</sub>	I <sub>OH1</sub> =500μA	2.7			V
出力電圧ローレベル	V <sub>OL</sub>	I <sub>OL</sub> =1.8μA			0.5	V
出力端子2 <sup>#6)</sup> (RO, LO)						
出力抵抗	R <sub>OUT2</sub>				1	kΩ

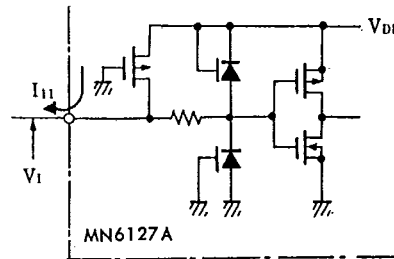
■ 電気的特性(つづき)/Electrical Characteristics (cont'd) ( $V_{DD}=5V\pm 5\%$ ,  $T_a=25^\circ C$ )

Item	Symbol	Condition	min.	typ.	max.	Unit
出力端子3 <sup>(注7)</sup> (TO)						
出力抵抗	$R_{OUT3}$				2	k $\Omega$
マーク信号電圧	$V_{OM}$	$R_L=33k\Omega$	0.27	0.3	0.33	V <sub>RMS</sub>
スペース信号電圧	$V_{OS}$	$R_L=33k\Omega$	0.27	0.3	0.33	V <sub>RMS</sub>
中点接続抵抗値	$R_3$		250		470	k $\Omega$
同期引込みビット数 <sup>(注8)</sup>					10	bit
誤り率 <sup>(注9)</sup>	$P_e$	S/N 10dB 1200BPS		$2 \times 10^{-3}$		

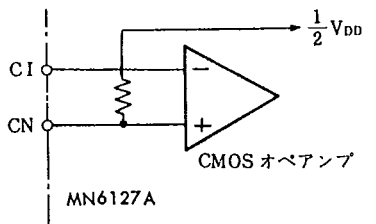
注1) 電源電流測定回路



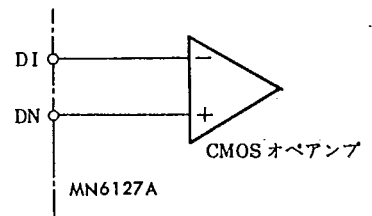
注2) 入力端子1



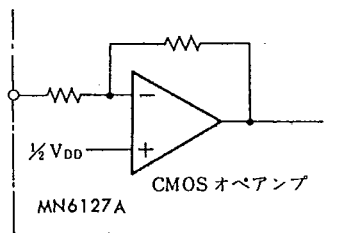
注3) 入力端子3



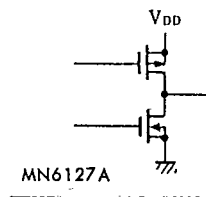
注4) 入力端子4



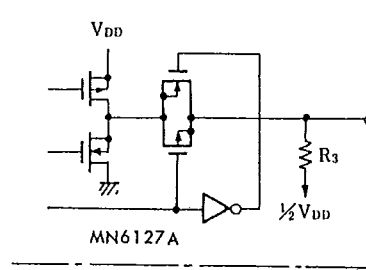
注5) 入力端子5



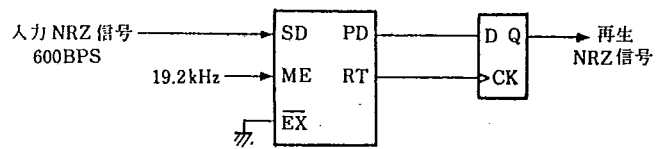
注6) 出力端子2



注7) 出力端子 3

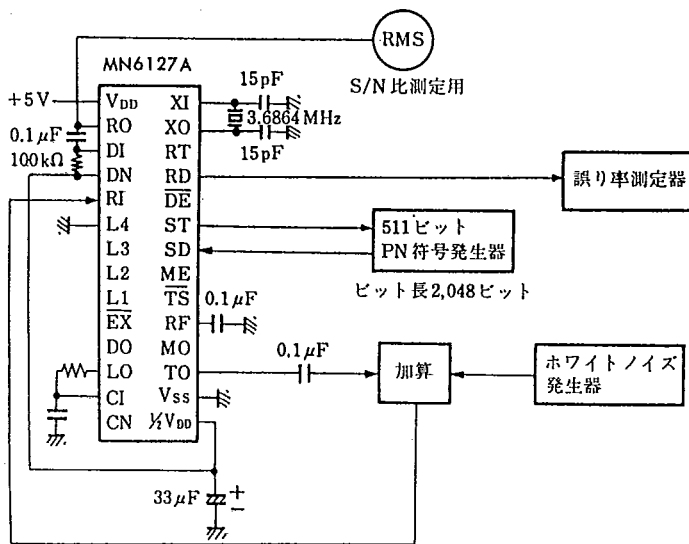


注8) 同期引込みビット数確認回路

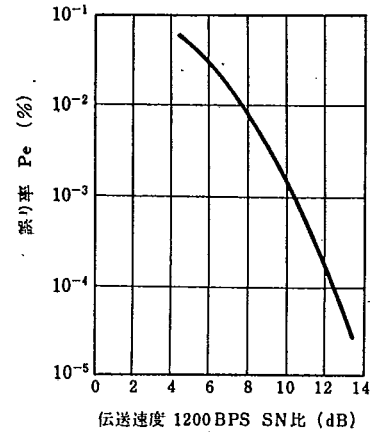


クロック再生部に直接 NRZ 信号を入力し、信号入力開始 10 ビット以後に NRZ 信号 120 ビットを比較し、入力 NRZ 信号と再生 NRZ 信号が一致していること。

注9) 誤り率測定回路



誤り率特性



■ 端子説明

端子番号	記号	端子名	説明
28 27	XI XO	水晶発振	内蔵発振回路の水晶発振子接続用の端子である周波数を微調する場合は、XI と GND 端子間の容量を変化させる。外部からクロックを入力する場合は、XI 端子から入力し、XO 端子は開放とする。水晶発振子の周波数は、伝送速度の 3.072 倍とする。(ただし、DE 端子が「H」レベルの場合)
24	DE	分周器イネーブル	本端子を「L」レベルにすれば、伝送速度が「H」レベルの場合の 1/2 となる。
23	ST	送信データ用 クロック信号出力	送信すべきデータを取り込むためのクロックで、立下りで SD 端子からデータを取り込む。デューティは 1:1 で周波数は伝送レートと同一である。
22	SD	送信データ入力	送信すべきデータを入力する端子である。
18	MO	モジュレータ 出力信号	モジュレートされた出力信号であるが、正弦波を 16 分割して階段波で近似した信号である。試験端子であるので通常使用しない。
17	TO	送信フィルタ出力	モジュレータ出力信号をローパスフィルタを通して高調波を減衰させて正弦波に近づけた信号である。

■ 端子説明 (つづき)

端子番号	記号	端子名	説明
21	ME	モジュレータ・イネーブル	ST 信号の立下りを取り込まれる。開放あるいは「H」レベルで TO 信号は出力される。「L」レベルで TO 端子は $\frac{1}{2}V_{DD}$ のレベルになる。本信号の立上りで、本 LSI モジュレータ部はリセットされる。
5	RI	受信フィルタ入力	デモジュレートする前に帯域制限するための受信フィルタへの入力端子である。
2	RO	受信フィルタ出力	受信フィルタからの出力信号である。
3	DI	デモジュレータ反転入力	デモジュレータへの反転入力端子である。通常 RO 信号とコンデンサを介して接続する。
4	DN	デモジュレータ非反転入力	デモジュレータへの非反転入力である。DI 信号に対する。
12	LO	ローパスフィルタ出力	デモジュレータ用のローパスフィルタの出力である。
13	CI	クロック再生回路反転入力	クロック再生回路への反転入力端子である。通常 LO 信号と接続する。
14	CN	クロック再生回路非反転入力	クロック再生回路への非反転入力端子である。内部で抵抗を通じて基準電圧に接続されており、固定バイアス方式のコンパレータを構成している。
11	DO	遅延検波出力	遅延検波の出力端子である。試験端子なので通常用いない。
25	RD	受信データ	デモジュレートされた受信データである。
26	RT	受信データクロック	デモジュレート信号から再生した受信データのクロックである。RD は本信号の立下りに同期して出力される。
9	L1	PLL 応答制御	L1 が LSB, L4 が MSB で正論理で指定する。設定範囲は (1) <sub>16</sub> から (F) <sub>16</sub> である。内部プルアップ端子である。通常 6 あるいは 7 に設定する。
8	L2		
7	L3		
6	L4		
10	EX	外部データクロック再生指定	EX 端子が開放あるいは「H」レベルの場合は通常のモデムとしての動作を行なう。「L」レベルにした場合、クロック再生回路のみが動作する。この場合、SD 端子に NRZ 信号を入力、ME 端子にクロック再生回路駆動用のクロックとして NRZ 信号の伝送速度の 32 倍の周波数を入力する、再生クロックが RT 端子に、それと同期した NRZ 信号が RD 端子に得られる。
20	TS	テスト端子	LSI の検査工程で使用する端子で、通常は開放あるいは「H」レベルとする。
19	RF	中点基準電圧	LSI 内の演算増幅器の中点電圧の基準、およびモジュレート信号の中点電圧の基準の電圧が発生している端子である。通常、バイパスコンデンサを接続する。
15	$\frac{1}{2} V_{DD}$	演算増幅器中点電圧	LSI 内の演算増幅器の中点電圧が引出されている端子である。通常、バイパスコンデンサを接続する。

その他

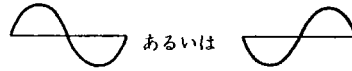
T-75-33-05

MN6127A

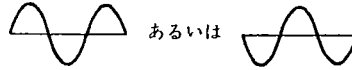
■ データの入出力タイミング

信号

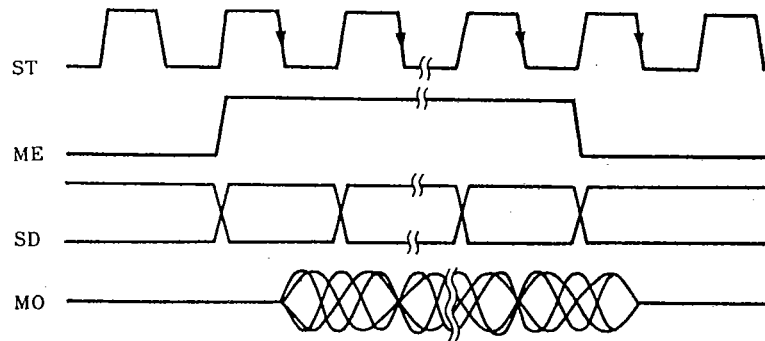
「H」レベル：「マーク」



「L」レベル：「スペース」

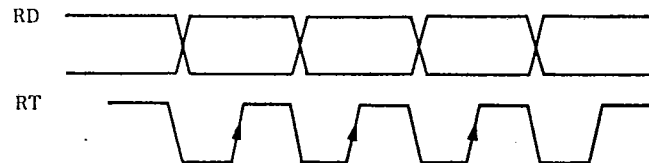


モジュレータ部



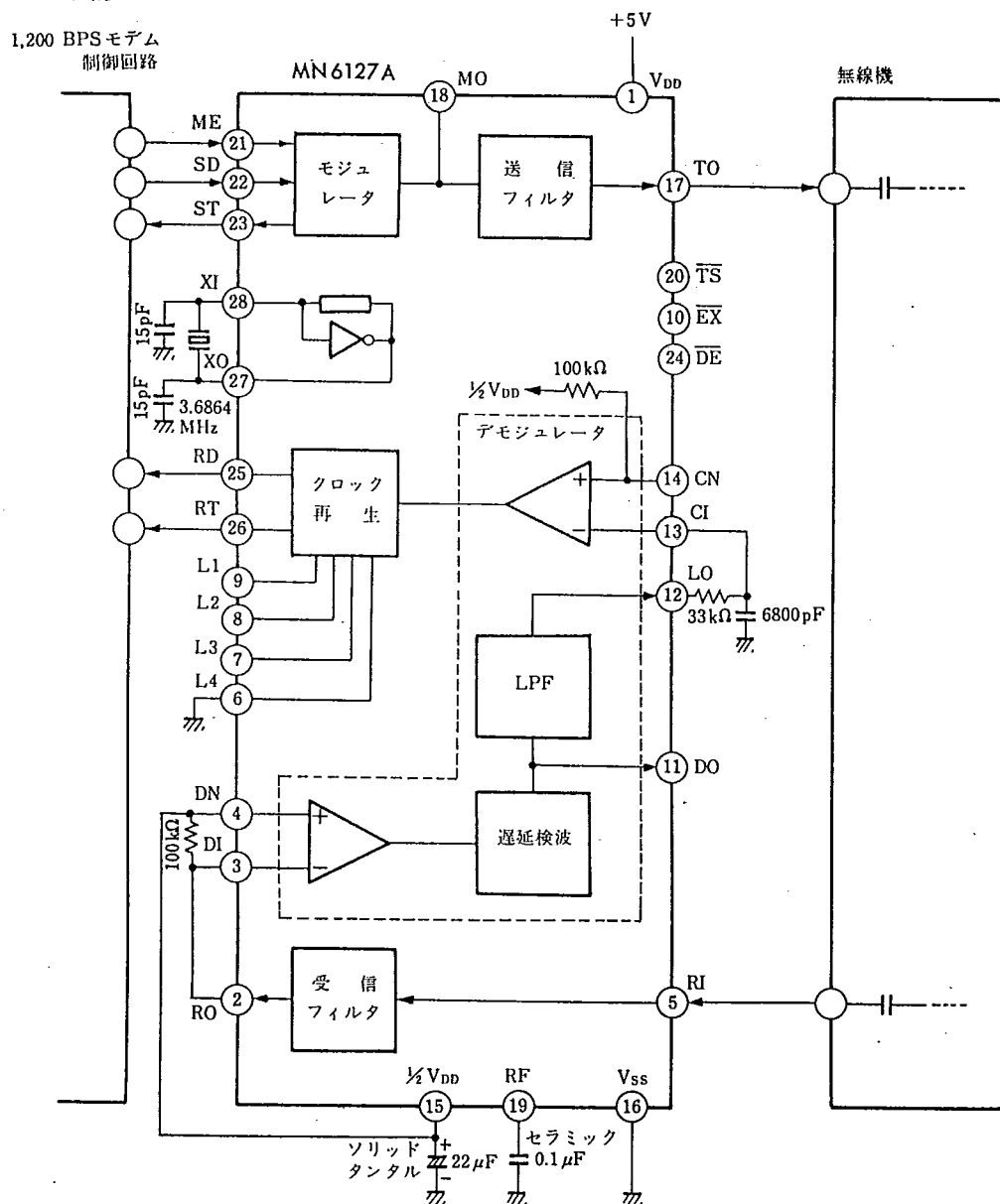
ME, SDとも、STの立下りを取り込まれる。MEが「H」レベルを取り込んだ瞬間、IC内部は初期状態にセットされる。

デモジュレータ部



外部回路はRTの立上りでRDを取り込むこと。

■ MN6127A 接続例



注意事項

1. ME 信号

TO 信号をコントロールする必要のない場合でも、本信号は内部回路のリセット信号作成のトリガとなっているので、電源投入後、“L”レベルにした後、“H”レベルにしてください。“L”レベルに保つ最小時間は、.ST 信号が“H”レベルから“L”レベルに変化するタイミングを含まねばなりません。

2. MO 信号

本信号は、TO 信号を作成する回路の途中から直接出力しているため、TO 信号を使用する場合は、MO 信号を使用しない方が望ましいです。